

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-247536

(43)Date of publication of application : 19.09.1997

(51)Int.Cl.

H04N 5/335
H01L 27/146
// H01L 31/10

(21)Application number : 08-055985

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 13.03.1996

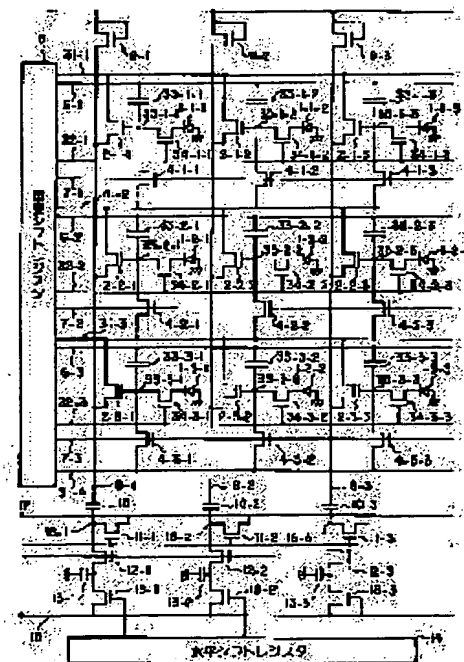
(72)Inventor : SASAKI MICHIO
EGAWA YOSHITAKA
NAKAMURA NOBUO
IHARA HISANORI

(54) MOS TYPE SOLID-STATE IMAGE PICKUP DEVICE AND ITS DRIVE METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an MOS type solid-state image pickup device by which an object to be reproduced is not deformed due to movement of the object in the horizontal direction or the like by reading an electric charge of plural photo diodes simultaneously thereby reducing the time difference of image pickup timing of each picture element, and to provide a method for driving the device.

SOLUTION: A unit cell is composed of a photo diode 1, an amplifier transistor(TR) 2, an address capacitor 33, a transfer TR 34, and a detection section 35, the address capacitor 33 is connected between the detection section 35 and a horizontal address and a gate of the transfer TR 34 is connected to a transfer signal line 32. The transfer TR 34 reads signal charges of the photo diode 1 simultaneously from all picture elements and gives them to the detection section 35 and they are stored in the address capacitor 33. Since the signal charge stored in all the photo diodes 1 are simultaneously read in the address capacitor 33 of each unit cell, the time difference in the image pickup timing of each picture element is reduced.



LEGAL STATUS

[Date of request for examination]

07.02.2000

[Date of sending the examiner's decision of rejection]

21.10.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-247536

(43) 公開日 平成9年(1997)9月19日

(51) Int.Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

H 0 4 N 5/335

H 0 4 N 5/335

E

H 0 1 L 27/146

H 0 1 L 27/14

A

// H 0 1 L 31/10

31/10

A

審査請求 未請求 請求項の数4 O L (全 10 頁)

(21) 出願番号 特願平8-55985

(22) 出願日 平成8年(1996)3月13日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 佐々木 道夫

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

(72) 発明者 江川 佳孝

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

(72) 発明者 中村 信男

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

(74) 代理人 弁理士 鈴江 武彦

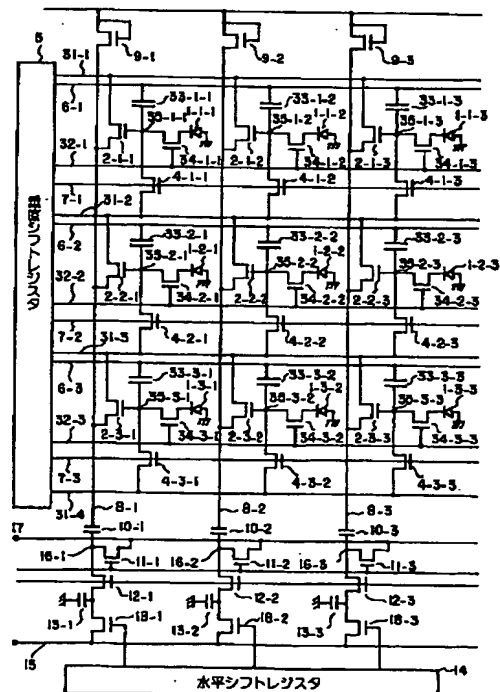
最終頁に続く

(54) 【発明の名称】 MOS型固体撮像装置及びその駆動方法

(57) 【要約】

【課題】 複数のフォトダイオードの電荷を同時に読み出すことのできるMOS型固体撮像装置を提供する。

【解決手段】 本発明は、転送パルス信号を発生する第1の転送パルス信号発生手段32(32-1-32-3)と、フォトダイオード1(1-1-1~1-3-3)とコンデンサ33(33-1-1~33-3-3)との間に接続され、第1の転送パルス信号発生手段32(32-1-32-2-3)にて発生した転送パルス信号が入力されると、フォトダイオード1(1-1-1~1-3-3)の電荷をコンデンサ33(33-1-1~33-3-3)に転送する第1の転送トランジスタ34(34-1-1~34-3-3)とを具備したことを特徴とする。



【特許請求の範囲】

【請求項1】 複数の単位セルを備えたMOS型固体撮像装置において、

前記単位セルは、

光を電荷に変換する光電変換手段と、

前記光電変換手段から出力された電荷を保持する電荷保持手段と、

前記光電変換手段と前記電荷保持手段との間に接続され、前記光電変換手段から出力された電荷を前記電荷保持手段にオンの場合に転送する第1の転送ゲートと、前記電荷保持手段に保持された電荷に対応する電圧を出力する電圧出力手段とをからなり、

前記複数の単位セルのうち、一部の単位セルの前記第1の転送ゲートを同時にオンにする第1の制御手段とをさらに具備したことを特徴とするMOS型固体撮像装置。

【請求項2】 前記単位セルは、

前記第1の転送ゲートと前記電荷保持手段との間に接続され、前記第1の転送ゲートから転送される電荷を蓄積する電荷蓄積手段と、

前記電荷蓄積手段と前記電荷保持手段との間に接続され、前記電荷蓄積手段に蓄積された電荷を前記電荷保持手段にオンの場合に転送する第2の転送ゲートとをさらに具備し、

前記第2の転送ゲートのうち、読みだし対象となる単位セルの第2の転送ゲートを順次オンにする第2の制御手段とをさらに具備したことを特徴とする請求項1記載のMOS型固体撮像装置。

【請求項3】 光を電荷に変換する光電変換手段と、前記光電変換手段から出力された電荷を保持する電荷保持手段と、

前記光電変換手段と前記電荷保持手段との間に接続され、前記光電変換手段から出力された電荷を前記電荷保持手段にオンの場合に転送する第1の転送ゲートと、前記電荷保持手段に保持された電荷に対応する電圧を出力する電圧出力手段とをからなる単位セルを複数有し、前記複数の単位セルのうち、一部の単位セルの前記第1の転送ゲートを同時にオンにする第1の制御手段とをさらに具備したMOS型固体撮像装置の駆動方法において、

前記第1の制御手段によって前記複数の単位セルのうち、一部の単位セルの前記第1の転送ゲートを同時にオンにし、前記光電変換手段から出力された電荷を前記電荷保持手段に転送し、前記電圧出力手段により読みだし対象となる単位セルの前記電荷保持手段に保持された電荷に対応する電圧を順次出力することを特徴とするMOS型固体撮像装置の駆動方法。

【請求項4】 光を電荷に変換する光電変換手段と、前記光電変換手段から出力された電荷を保持する電荷保持手段と、

前記光電変換手段と前記電荷保持手段との間に接続され、前記光電変換手段から出力された電荷を前記電荷保持手段にオンの場合に転送する第1の転送ゲートと、前記電荷保持手段に保持された電荷に対応する電圧を出力する電圧出力手段と前記第1の転送ゲートと前記電荷保持手段との間に接続され、前記第1の転送ゲートから転送される電荷を蓄積する電荷蓄積手段と、前記電荷蓄積手段と前記電荷保持手段との間に接続され、前記電荷蓄積手段に蓄積された電荷を前記電荷保持手段にオンの場合に転送する第2の転送ゲートとをからなる単位セルを複数有し、

前記複数の単位セルのうち、一部の単位セルの前記第1の転送ゲートを同時にオンにする第1の制御手段と、前記第2の転送ゲートのうち、読みだし対象となる単位セルの第2の転送ゲートを順次オンにする第2の制御手段とをさらに具備したMOS型固体撮像装置の駆動方法において、

前記第1の制御手段により前記複数の単位セルのうち、一部の単位セルの前記第1の転送ゲートを同時にオンにすることにより、前記光電変換手段から出力された電荷を同時に前記電荷蓄積手段に転送し、

前記複数の第1の転送ゲートをOFFにし、前記第2の制御手段により前記第2の転送ゲートのうち、読みだし対象となる単位セルの第2の転送ゲートを順次オンにすることにより、前記電荷蓄積手段に蓄積された電荷を前記電荷保持手段に転送し、

前記電圧出力手段から前記電荷保持手段に保持された電荷に対応する電圧を出力することを特徴とするMOS型固体撮像装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、MOS型固体撮像装置及びその駆動方法に関する。

【0002】

【従来の技術】近年、MOS型固体撮像装置の一つとして、増幅型固体撮像装置が種々提案されている。この種の固体撮像装置は、各画素内で信号電荷による信号電圧を増幅するものであり、画素が微細化されたときの問題点であった感度を向上させることができる。

【0003】図5は、このようなMOS型固体撮像装置の概要を示す回路構成図である。このMOS型固体撮像装置におけるアドレスの指定方法は、各単位セル毎に順次呼び出しを行なうことからX-Y順次アドレス型センサーと呼ばれている。

【0004】同図に示すように、このMOS型固体撮像装置は、フォトダイオード1(1-1-1~1-3-3)、フォトダイオード1(1-1-1~1-3-3)の検出信号を増幅する増幅トランジスタ2(2-1-1~2-3-3)、信号を読み出すラインを選択する垂直選択トランジスタ3(3-1-1~3-3-3)、信号

電荷をリセットするリセットトランジスタ4(4-1-1~4-3-3)からなる単位セルが2次元状に配列されている。

【0005】同図において、画素は3×3を示しているが、実際にはこれよりも多数の画素を配列されている。垂直シフトレジスタ5から水平方向に配線されている水平アドレス線6(6-1~6-3)は、垂直選択トランジスタ3(3-1-1~3-3-3)のゲートに接続され、信号を読み出すラインを決定する。

【0006】同様に、垂直シフトレジスタ5から水平方向に配線されているリセット線7(7-1~7-3)はリセットトランジスタ4(4-1-1~4-3-3)のゲートに接続されている。

【0007】増幅トランジスタ2(2-1-1~2-3-3)のソースは、列方向に配置された垂直信号線8(8-1~8-3)に接続されている。この垂直信号線8(8-1~8-3)の一端には負荷トランジスタ9(9-1~9-3)が接続されており、他端には、クランプ容量10(10-1~10-3)、クランプトランジスタ11(11-1~11-3)、サンプルホールドトランジスタ12(12-1~12-3)、サンプルホールド容量13(13-1~13-3)、からなる雑音除去回路が接続されている。

【0008】この雑音除去回路は、水平シフトレジスタ14から供給される選択パルスにより駆動される水平選択トランジスタ18(18-1~18-3)を介して水平信号線15に接続されている。

【0009】図6は、このようなMOS型固体撮像装置の動作を示すタイミングチャートであり、垂直有効期間内の任意の3水平期間分のパルスの様子を示している。第1の水平ブランキング期間内で、水平アドレスライン6-1にアドレスパルス21を印加すると、この水平アドレスライン6-1の垂直選択トランジスタ3(3-1-1~3-3-3)のみONとなり、このラインの増幅トランジスタ2と負荷トランジスタ9とでソースフォロア回路が構成される。

【0010】その結果、増幅トランジスタ2(2-1-1~2-3-3)のゲート電圧、すなわちフォトダイオード1(1-1-1~1-3-3)の電圧とほぼ同じ電圧が垂直信号線8(8-1~8-3)に現れる。

【0011】この時、クランプパルス22を印加することにより、クランプトランジスタ11(11-1~11-3)をONにし、クランプノード16(16-1~16-3)をクランプ電源17と同じ電圧に固定する。

【0012】次に、クランプトランジスタ11(11-1~11-3)をOFFにした後、リセット線をハイレベルにするリセットパルス23をリセットトランジスタ4に印加する。

【0013】すると、クランプノード16(16-1~16-3)には、クランプ電源17にフォトダイオード

1(1-1-1~1-3-3)の電荷があるときの電圧と信号電荷がリセットされたときとの電圧との差がクランプ電源17の電圧に加算されて出現する。

【0014】ついで、サンプルホールドトランジスタ12(12-1~12-3)のゲートにサンプルホールドパルス24を印加し、サンプルホールドトランジスタ12(12-1~12-3)をONにし、この信号電圧をサンプルホールド容量13(13-1~13-3)に伝達する。

【0015】なお、クランプ容量10(10-1~10-3)、クランプトランジスタ11(11-1~11-3)、サンプルホールドトランジスタ12(12-1~12-3)、サンプルホールド容量13(13-1~13-3)からなる部分は、増幅トランジスタ2(2-1-1~2-3-3)のしきい値ばらつきを低減する雑音低減回路として機能する。

【0016】その後、水平選択パルス25(25-1~25-3)を水平選択トランジスタ18(18-1~18-3)に順に印加し、水平信号線15から1ライン分の信号を順次取り出す。これらの動作をライン毎に順に続けることにより、2次元状に配置されたフォトダイオードの信号を読み出すことができる。

【0017】

【発明が解決しようとする課題】しかしながら、上述のように、従来のMOS型固体撮像装置においては、各単位セルにおけるフォトダイオード1の電荷を行毎に順番に読み出していることから、各行のフォトダイオードでの信号蓄積タイミングが異なるという問題がある。

【0018】特に、画面において水平方向に被写体が移動している場合など、その被写体の形が歪んで再生されるという大きな問題があった。本発明は、上記実情に鑑みてなされたものであり、複数のフォトダイオードにて変換された電荷を同時に読み出すことにより、各画素の撮像タイミングの時間差を低減することのできるMOS型固体撮像装置及びその駆動方法を提供することを目的とする。

【0019】

【課題を解決するための手段】従って、まず、上記目的を達成するために請求項1に係る発明は、複数の単位セルを備えたMOS型固体撮像装置において、前記単位セルは、光を電荷に変換する光電変換手段と、前記光電変換手段から出力された電荷を保持する電荷保持手段と、前記光電変換手段と前記電荷保持手段との間に接続され、前記光電変換手段から出力された電荷を前記電荷保持手段にオンの場合に転送する第1の転送ゲートと、前記電荷保持手段に保持された電荷に対応する電圧を出力する電圧出力手段とからなり、前記複数の単位セルのうち、一部の単位セルの第1の転送ゲートを同時にオンにする第1の制御手段とをさらに具備したことを特徴とする。

【0020】また、請求項2に係る発明は、請求項1記載のMOS型固体撮像装置において、前記単位セルは、前記第1の転送ゲートと前記電荷保持手段との間に接続され、前記第1の転送ゲートから転送される電荷を蓄積する電荷蓄積手段と、前記電荷蓄積手段と前記電荷保持手段との間に接続され、前記電荷蓄積手段に蓄積された電荷を前記電荷保持手段にオンの場合に転送する第2の転送ゲートとをさらに具備し、前記第2の転送ゲートのうち、読みだし対象となる単位セルの第2の転送ゲートを順次オンにする第2の制御手段とをさらに具備したことを特徴とする。

【0021】さらに、請求項3に係る発明は、光を電荷に変換する光電変換手段と、前記光電変換手段から出力された電荷を保持する電荷保持手段と、前記光電変換手段と前記電荷保持手段との間に接続され、前記光電変換手段から出力された電荷を前記電荷保持手段にオンの場合に転送する第1の転送ゲートと、前記電荷保持手段に保持された電荷に対応する電圧を出力する電圧出力手段とからなる単位セルを複数有し、前記複数の単位セルのうち、一部の単位セルの前記第1の転送ゲートを同時にオンにする第1の制御手段とをさらに具備したMOS型固体撮像装置の駆動方法において、前記第1の制御手段によって前記複数の単位セルのうち、一部の単位セルの前記第1の転送ゲートを同時にオンにし、前記光電変換手段から出力された電荷を前記電荷保持手段に転送し、前記電圧出力手段により読みだし対象となる単位セルの前記電荷保持手段に保持された電荷に対応する電圧を順次出力することを特徴とする。

【0022】さらに、請求項4に係る発明は、光を電荷に変換する光電変換手段と、前記光電変換手段から出力された電荷を保持する電荷保持手段と、前記光電変換手段と前記電荷保持手段との間に接続され、前記光電変換手段から出力された電荷を前記電荷保持手段にオンの場合に転送する第1の転送ゲートと、前記電荷保持手段に保持された電荷に対応する電圧を出力する電圧出力手段と前記第1の転送ゲートと前記電荷保持手段との間に接続され、前記第1の転送ゲートから転送される電荷を蓄積する電荷蓄積手段と、前記電荷蓄積手段と前記電荷保持手段との間に接続され、前記電荷蓄積手段に蓄積された電荷を前記電荷保持手段にオンの場合に転送する第2の転送ゲートとからなる単位セルを複数有し、前記複数の単位セルのうち、一部の単位セルの前記第1の転送ゲートを同時にオンにする第1の制御手段と、前記第2の転送ゲートのうち、読みだし対象となる単位セルの第2の転送ゲートを順次オンにする第2の制御手段とをさらに具備したMOS型固体撮像装置の駆動方法において、前記第1の制御手段により前記複数の単位セルのうち、一部の単位セルの前記第1の転送ゲートを同時にオンにすることにより、前記光電変換手段から出力された電荷を同時に前記電荷蓄積手段に転送し、前記複数の第1の

転送ゲートをOFFにし、前記第2の制御手段により前記第2の転送ゲートのうち、読みだし対象となる単位セルの第2の転送ゲートを順次オンにすることにより、前記電荷蓄積手段に蓄積された電荷を前記電荷保持手段に転送し、前記電圧出力手段から前記電荷保持手段に保持された電荷に対応する電圧を出力することを特徴とする。

【0023】次に、各請求項に係る発明の作用について説明する。請求項1に係る発明は、第1の制御手段により複数の単位セルのうち、一部の単位セルの第1の転送ゲートを同時にオンにし、光電変換手段から出力された電荷を電荷保持手段に転送し、電圧出力手段から電荷保持手段に保持された電荷に対応する電圧を出力するので、複数の単位セルの光電変換手段から出力された電荷を同時に読み出すことができ、その結果、撮像タイミングの時間差を低減することができる。

【0024】請求項2に係る発明は、請求項1記載のMOS型固体撮像装置において、第1の制御手段によって、複数の単位セルのうち、一部の単位セルの第1の転送ゲートを同時にオンにし、光電変換手段から出力された電荷を電化蓄積手段に蓄積する。

【0025】そして、第2の制御手段によって、第2の転送ゲートのうち、読みだし対象となる単位セルの第2の転送ゲートを順次オンにすることにより、電荷蓄積手段に蓄積された電荷を電荷保持手段に転送し、この電荷保持手段に転送された電荷に対応する電圧を電圧出力手段から出力するので、撮像タイミングの時間差を低減することができる。

【0026】請求項3に係る発明は、第1の制御手段により、複数の単位セルのうち、一部の単位セルの前記第1の転送ゲートを同時にオンにし、光電変換手段から出力された電荷を電荷保持手段に転送し、電圧出力手段により読みだし対象となる単位セルの電荷保持手段に保持された電荷に対応する電圧を順次出力するので、複数の単位セルの光電変換手段により出力された電荷を同時に読み出すことができ、その結果、撮像タイミングの時間差を低減することができる。

【0027】請求項4に係る発明は、第1の制御手段により複数の単位セルのうち、一部の単位セルの第1の転送ゲートを同時にオンにし、光電変換手段から出力された電荷を電化蓄積手段に蓄積する。

【0028】そして、第2の制御手段によって、第2の転送ゲートのうち、読みだし対象となる単位セルの第2の転送ゲートを順次オンにすることにより、電荷蓄積手段に蓄積された電荷を電荷保持手段に転送し、この電荷保持手段に転送された電荷に対応する電圧を電圧出力手段から出力するので、撮像タイミングの時間差を低減することができる。

【0029】

【発明の実施の形態】以下、図面を参照して本発明の実

施の形態について説明する。図1は、本発明の一実施の形態に係るMOS型固体撮像装置の回路構成を示す図である。なお、図5と同一部分には、同一符号を付して説明する。

【0030】本実施の形態のMOS型固体撮像装置と従来のMOS型固体撮像装置と異なる点は、基本セルの構造にある。すなわち、本実施の形態のMOS型固体撮像装置の単位セルは、垂直選択トランジスタの代わりに、アドレス容量33(33-1-1~33-3-3)を水平アドレス線6(6-1~6-3)と増幅トランジスタ2(2-1-1~2-3-3)のゲートとの間に接続する。

【0031】また、フォトダイオード1(1-1-1~1-3-3)の出力側と増幅トランジスタ2(2-1-1~2-3-3)のゲートとの間に、転送トランジスタ34(34-1-1~34-3-3)を接続する。

【0032】上記転送トランジスタ34のゲートは、転送信号線32(32-1~32-3)に接続されている。上記転送トランジスタ34は、転送信号線32(32-1~32-3)からパルス信号が入力されると、フォトダイオード1(1-1-1~1-3-3)に蓄積された電荷をアドレス容量33(33-1-1~33-3-3)と検出部35(35-1-1~35-3-3)とに蓄積する。

【0033】検出部35(35-1-1~35-3-3)は、転送トランジスタ34(34-1-1~34-3-3)を介してアドレス容量33に転送されるフォトトランジスタ1(1-1-1~1-3-3)の電荷を電圧として検出する部分である。

【0034】次に、本実施の形態のMOS型固体撮像装置の動作について、図2のタイミングチャートを参照して説明する。なお、雑音低減回路の動作については説明を省略する。

【0035】また、図2においては、垂直帰線期間(V-BLK)の最終期間と、最初の2水平期間のみを図示している。また、図2のタイミングチャートは、3×3画素を仮定しているが、実際には、水平の画素数分だけ水平選択レジスタがあるものとする。

【0036】まず、垂直帰線期間V-BLK内において、全ての転送信号線32(32-1~32-3)に転送パルス41(41-1~41-3)を付加して、全画素同時にフォトダイオード1の信号電荷を検出部35(35-1-1~35-3-3)に読みだし、アドレス容量33(33-1-1~33-3-3)に蓄積する。

【0037】これにより、各画素の撮像タイミングに時間差が発生するのを防止することができる。この全ての転送信号線に対して同時に転送パルスを付加する方法は、転送信号線を互いに接続して1本の転送信号線にすることにより実現してもよいし、各転送信号線32(32-1~32-3)に対して同時にパルス信号を付加し

ても良い。

【0038】次に、1番目の水平帰線期間(H-BLK)内で、第1行目の水平アドレス線6-1を介して、アドレスパルス42-1をアドレス容量33-1-1、33-1-2、33-1-3に印加する。

【0039】アドレス容量33(33-1-1~33-1-3)に、アドレスパルスが印加されることにより、増幅トランジスタ2-1-1~2-1-3のチャネルの電位が他のラインに比較して上昇し、負荷トランジスタ9(9-1~9-3)と増幅トランジスタ2(2-1-1~2-1-3)によりソースフォロア回路が構成される。

【0040】従って、フォトダイオード1(1-1-1~1-1-3)の信号電荷が検出部35(35-1-1~35-1-3)でインピーダンス変換された信号電圧にほぼ等しい電圧がクランプ容量10(10-1~10-3)の端に現れる。

【0041】次に、信号の「0」レベルをサンプルするために、第1行目のリセット線7-1にリセットパルス43-1を加えて、リセットトランジスタ4(4-1-1~4-1-3)をONにして、リセットゲートを開き、検出部35(35-1-1~35-1-3)の信号電荷をドレインに掃き出す。

【0042】次に、リセットをOFFにして、サンプルホールド回路でリセットレベルをサンプルする。次に、水平有効間に入り、水平シフトレジスタ14によって水平選択パルス46(46-1~46-3)を水平選択トランジスタ18(18-1~18-3)に順に印加し、1ライン分のフォトダイオード1-1-1~1-1-3の出力信号を水平信号線15に順次出力する。

【0043】このようにして第1行目のフォトダイオード1(1-1-1~1-1-3)の出力電圧をサンプリングした後、次の水平帰線期間内に、同様に第2のラインの水平アドレス線6-2にアドレスパルス41-2を印加して第2のラインのフォトダイオード(1-2-1~1-2-3)の信号電荷を読みだし、出力信号を水平信号線15に順次出力する。

【0044】以上述べたような動作を各ラインについて順次繰り返すことにより、2次元配列された全てのフォトダイオードの信号を読み出すことができる。従って、本実施の形態に係るMOS型固体撮像装置によれば、全てのフォトダイオード1(1-1-1~1-3-3)に蓄積された電荷を転送トランジスタ34(34-1-1~34-3-3)によって同時に各単位セルのコンデンサに読み出すことができるので、各画素の撮像タイミングの時間差を完全に無くすることができる。

【0045】なお、フォトダイオード1を埋め込み型のフォトダイオードにすることによって、フォトダイオード1とシリコン基板との界面の空乏化を防ぐことができるとともに、検出部35への転送が完全転送モードにな

るため、残像やランダム雑音を低減することができる。

【0046】また、上述の実施の形態においては、フォトダイオードの電荷の読みだしは、全画素同時に行なう場合について説明したが、全画素を同時に読み出す場合に限らず、2行以上同時に読み出す方法であってもよい。

【0047】このような方法を採用しても、各画素の撮像タイミングの時間差を従来のMOS型固体撮像装置と比較して低減することができる。さらに、第1列と最終列とでは、信号を読み出してからサンプルするまでの時間が異なり、例えば基板からの拡散電流による雑音増加が懸念されるが、これは、N型基板にpウェル構造を用い、このPウェルにフォトダイオードを形成することにより、無視できるほど小さくすることができる。

【0048】さらに、検出部には、ゲートに接続するコンタクトが形成されるため、埋め込み構造にすることができないが、第1のゲートと検出部との間に埋め込みダイオードと第2のゲートとを付加し、このダイオードに蓄積するようにすれば、さらに界面で発生するリーク電流も少なくすることができる。

【0049】図3は、本発明の他の実施の形態に係るMOS型固体撮像装置の単位セルの構成を示す図である。なお、図1と同一部分には、同一符号を付して説明する。ここでは、1つの単位セルの構成のみを示しているが、他のセルについても同様の構成が採られている。

【0050】すなわち、上述の実施の形態のMOS型固体撮像装置の単位セルと本実施の形態のMOS型固体撮像装置の単位セルと異なる点は、電荷蓄積用ダイオード51-1-1と転送トランジスタ52-1-1とを付加したことにある。

【0051】具体的には、フォトダイオード1-1-1の出力側には、転送トランジスタ52-1-1のドレインが接続される。また、転送トランジスタ52-1-1のゲートには、転送信号線53-1-1が接続されるとともに、転送トランジスタ52-1-1のソースには、電荷蓄積用ダイオード51-1-1の入力側が接続される。

【0052】電荷蓄積用ダイオード51-1-1の出力側には、転送トランジスタ34-1-1のドレインが接続される。そして、転送トランジスタ34-1-1のゲートには、転送信号線32-1が接続されており、転送トランジスタ34-1-1のソースには、アドレス容量33-1-1及び増幅トランジスタ2-1-1のゲートが接続されている。

【0053】上記電荷蓄積用ダイオード51-1-1は、フォトダイオード1-1-1から転送トランジスタ52-1-1を介して転送されてくる電荷を蓄積するのである。

【0054】また、電荷蓄積用ダイオード51-1-1は、図4に示すように、上部が遮閉層54によって覆わ

れており、外部からの光が検出されないようになっている。フォトダイオード1-1-1、電荷蓄積用ダイオード51-1-1ともに表面をB⁺でシールドする埋め込み構造である。

【0055】次に、本実施の形態のMOS型固体撮像装置の動作について説明する。まず、垂直帰線期間V-BLK内において、全ての転送信号線53に転送パルスを印加して、転送トランジスタ52の転送ゲートを開き、全画素同時にフォトダイオード1の信号電荷を読みだし、電荷蓄積用ダイオード51に蓄積する。

【0056】これにより、各画素の撮像タイミングに時間差が発生するのを防止することができる。この全ての転送信号線53に対して同時に転送パルスを付加する方法は、上述の実施の形態において述べたように、転送信号線53を互いに接続して1本の転送信号線にすることにより実現してもよいし、各転送信号線53に対して同時にパルス信号を付加しても良い。

【0057】次に、転送トランジスタ52の転送ゲートを閉める。ここで、フォトダイオード1は、埋め込み構造が採用されているので、信号電荷が完全転送であるのでランダム雑音はない。

【0058】次に、水平帰線期間内において、読みだしの対象となる第1行目の単位セルの転送信号線32-1に転送パルスを付加して、第1行目のフォトダイオード1(1-1-1~1-1-3)の信号電荷をアドレス容量33(33-1-1~33-1-3)に転送して蓄積する。

【0059】次に、同じ水平帰線期間内で、第1行目の水平アドレス線6-1を介して、アドレスパルスを第1行目のアドレス容量33(33-1-1~33-1-3)に印加する。

【0060】アドレス容量33(33-1-1~33-1-3)に、アドレスパルスが印加されることにより、増幅トランジスタ2(2-1-1~2-1-3)のチャネルの電位が他のラインに比較して上昇し、負荷トランジスタ9(9-1~9-3)と増幅トランジスタ2(2-1-1~2-1-3)によりソースフォロア回路が構成される。

【0061】従って、フォトダイオード1(1-1-1~1-1-3)の信号電荷が検出部35(35-1-1~35-1-3)でインピーダンス変換された信号電圧にほぼ等しい電圧がクランプ容量10(10-1~10-3)の端に現れる。

【0062】この時、クランプパルス44を印加することにより、クランプトランジスタ11(11-1~11-3)をONにし、クランプノード16(16-1~16-3)をクランプ電源17と同じ電圧に固定する。

【0063】次に、クランプトランジスタ11(11-1~11-3)をOFFにした後、リセット線7-1をハイレベルにするリセットパルス43-1をリセットト

ランジスタ 4 (4-1-1~4-1-3) に印加する。

【0064】次に、信号の「0」レベルをサンプルするために、第1行目のリセット線 7-1 にリセットパルス 43-1 を加えて、リセットトランジスタ 4 (4-1-1~4-1-3) を ON にして、リセットゲートを開き、検出部 35 (35-1-1~35-1-3) の信号電荷をドレインに掃き出す。

【0065】そして、水平シフトレジスタ 14 によって水平選択パルス 46 (46-1~46-3) を水平選択トランジスタ 18 (18-1~18-3) に順に印加し、1ライン分のフォトダイオード 1-1-1~1-1-3 の出力信号を水平信号線 15 に順次出力する。

【0066】このようにして第1行目のフォトダイオード 1 (1-1-1~1-1-3) の出力電圧をサンプリングした後、同様に第2のラインの水平アドレス線 6-2 にアドレスパルス 41-2 を印加して第2のラインのフォトダイオード (1-2-1~1-2-3) の信号電荷を読みだし、出力信号を水平信号線 15 に順次出力する。

【0067】以上述べたような動作を各ラインについて順次繰り返すことにより、2次元配列された全てのフォトダイオードの信号を読み出すことができる。したがって、本実施の形態に係る MOS 型固体撮像装置によれば、フォトダイオードとは別に一時蓄積部があるため、先にリセットレベルをサンプルしてから次に信号レベルをサンプルできる。このため、リセットトランジスタの熱雑音によって検出部電位が交調されて生じるランダム雑音を低減することができる。

【0068】なお、転送トランジスタ 34 (34-1-1~34-3-3) によるフォトダイオード 1 (1-1-1~1-1-3-3) から電荷蓄積用ダイオード 51 (51-1-1~51-3-3) への電荷の蓄積方法は、全画素同時に読み出す場合に限らず、二行以上同時に行なっても良い。

【0069】

【発明の効果】以上詳記したように、本発明によれば、複数のフォトダイオードにて変換された電荷を同時に読み出すことにより、各画素の撮像タイミングの時間差を低減することができる。

【図面の簡単な説明】

【図1】本発明の一実施の形態に係る MOS 型固体撮像装置の回路構成を示す図である。

【図2】同実施の形態における MOS 型固体撮像装置の動作を説明するためのタイミングチャートである。

【図3】本発明の他の実施の形態に係る MOS 型固体撮像装置の単位セルの構成を示す図である。

【図4】同実施の形態における MOS 型固体撮像装置の単位セルの断面を示す図である。

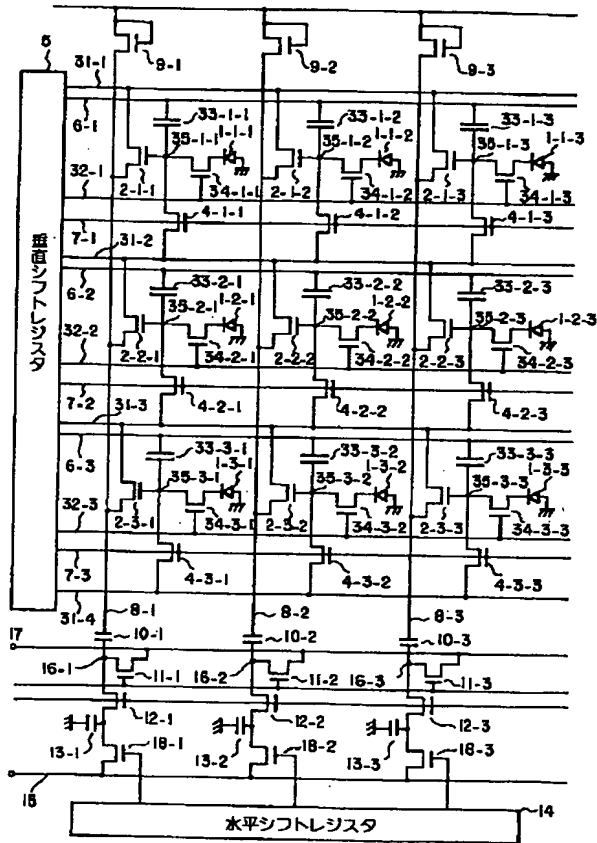
【図5】従来の MOS 型固体撮像装置の概要を示す回路構成図である。

【図6】従来の MOS 型固体撮像装置の動作を示すタイミングチャートである。

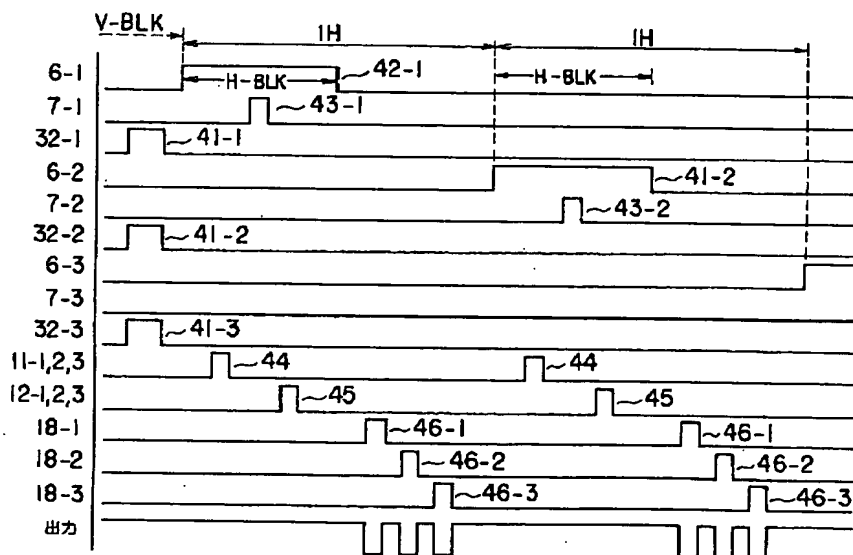
【符号の説明】

- 1…フォトダイオード、
- 2…増幅トランジスタ、
- 3…垂直選択トランジスタ、
- 4…リセットトランジスタ、
- 5…垂直シフトレジスタ、
- 6…水平アドレス線、
- 7…リセット線、
- 8…垂直信号線、
- 9…負荷トランジスタ、
- 10…クランプ容量、
- 11…クランプトランジスタ、
- 12…サンプルホールドトランジスタ、
- 13…サンプルホールド容量、
- 14…水平シフトレジスタ、
- 15…水平信号線、
- 16…クランプノード、
- 17…クランプ電源、
- 18…水平選択トランジスタ、
- 21…アドレスパルス、
- 22…クランプパルス、
- 23…リセットパルス、
- 24…サンプルホールドパルス、
- 25…水平選択パルス、
- 31…電源線、
- 32…転送信号線、
- 33…アドレス容量、
- 34…転送トランジスタ、
- 35…検出部、
- 41…転送パルス、
- 42…アドレスパルス、
- 43…リセットパルス、
- 44…クランプパルス、
- 45…サンプルホールドパルス、
- 46…水平選択パルス、
- 51…電荷蓄積用ダイオード、
- 52…転送トランジスタ、
- 53…転送信号線、
- 54…遮閉層。

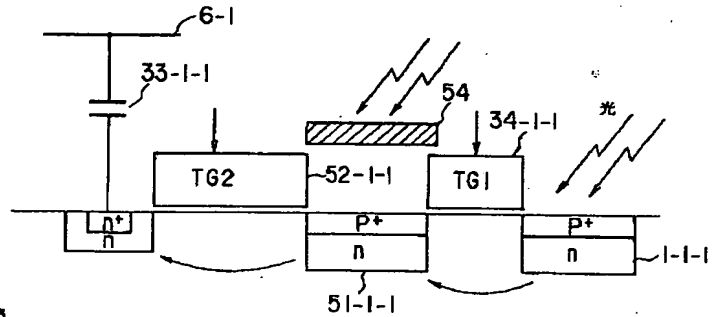
【図1】



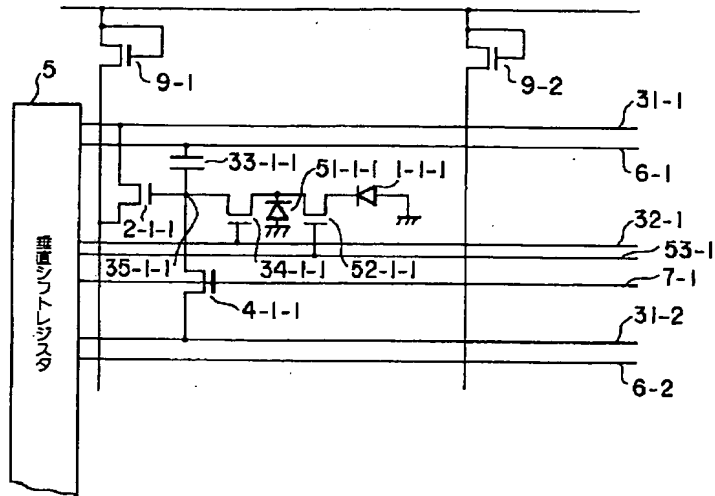
【図2】



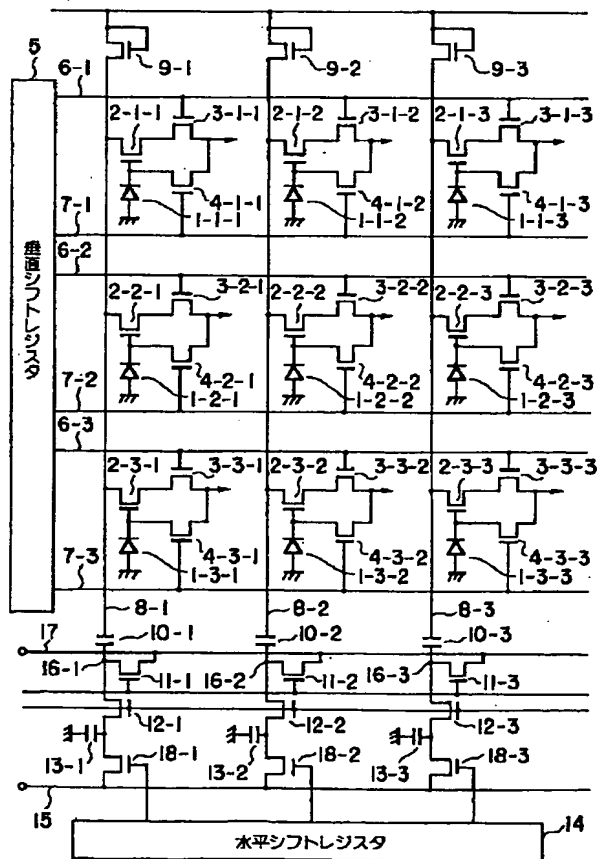
【図4】



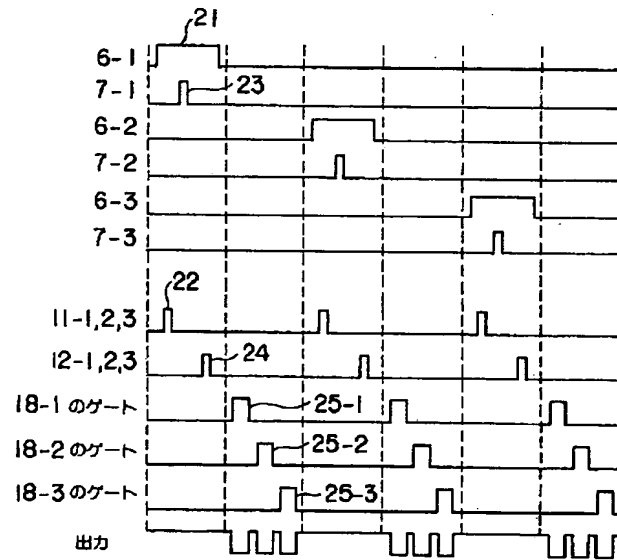
【図 3】



【図 5】



【図 6】



フロントページの続き

(72) 発明者 井原 久典

神奈川県川崎市幸区小向東芝町 1 番地 株
式会社東芝研究開発センター内